

**ПЕРЕЧЕНЬ ПАРАМЕТРОВ,
ПЕРЕДАВАЕМЫХ РАЗРАБОТЧИКАМИ СФ-БЛОКОВ В ЦОД СФБ**

Предлагаемый перечень параметров передает основную информацию об особенностях и характеристиках СФ-блоков и предназначен для их предварительного выбора.

№ п/п	Наименование параметра	Описание	Значение параметра*
1. Функциональное назначение			
1.1	Назначение	Краткое описание основной функции для быстрого определения возможностей его использования	<i>СФ-блок процессора «Мультикор»</i>
1.2	Архитектура	Описывается общая структура схемы	
1.3	Блок-схема	Укрупненная блок-схема	
1.4	Стандарты	Сведения о степени соответствия назначения СФ-блока отечественным и международным стандартам разработки аппаратуры	<i>MPEG2</i>
1.5	Тип обрабатываемых сигналов	Цифровой, Аналоговый, Смешанный	<i>Цифровой</i>
1.6	Возможность реконфигурации		
1.7	Платформа	Если блок входит в платформу	<i>Мультикор</i>
2. Тип представления			
2.1	Тип представления		<i>Soft, Hard, Firm</i>
2.2	Комплектация	В зависимости от типа представления передается описание: VHDL/Verilog simulation model; Timing file (TLF); Synopsys (.lib); Footprint (LEF); Layout (GDSII); Transistor netlist; Datasheet (ASCII); Test patterns (Verilog).	
3. Область применения			
3.1	Область применения	Рекомендация по областям применения, учитываемым при его разработке	<i>Приемник ГЛОНАСС</i>
3.2	Опыт применения	Описание предыдущего использования блока при СнК	<i>СФ-блок был использован при проектировании СнК для РЛС типа XXX предприятием УУУ</i>
4. Потребительские характеристики			
4.1	Частота (герц)	Приводится минимальное, типовое и максимальное значения	
4.2	Потребляемая мощность (вт)	Приводится минимальное, типовое и максимальное значения	
4.3	Производительность	Определяет скорость обработки данных	
5. Конструктивные особенности (для блоков тип Hard, Firm)			
5.1	Количество вентиляей	Эквивалентное число логических элементов И-НЕ. Используется для оценки объема логической части блока	<i>800000</i>
5.2	Объем памяти (бит)		<i>128582919</i>
5.3	Общая площадь (мм ²)		
5.4	Количество выводов	Общее количество выводов и их типы (входные, выходные двунаправленные, тестовые, выводы аналоговой части, их назначение)	

№ п/п	Наименование параметра	Описание	Значение параметра*
6. Электрические эксплуатационные характеристики			
6.1	Напряжение питания (в)		+5.00
6.2	Диапазон рабочих температур (С°)		От <i>-60 до +85</i>
6.3	Соотношение сигнал-шум (дБ)		+ 12
6.4	Тип входной и выходной логики		<i>ТТЛ (ЭСЛ и т.д.)</i>
7. Тестирование			
7.1	Полнота тестового покрытия (%)		97.8
7.2	Методы тестирования	Для Hard и Firm блоков указываются методы тестирования, соответствие стандартам, наличие блока самотестирования	<i>BIST</i>
8.	Интерфейс	Варианты: периферийный, базовый, универсальный	<i>базовый</i>
9. Используемые при проектировании программные продукты			
9.1	Тип с указанием версии		<i>Cadence Assura 3.0</i>
9.2	Используемые библиотеки стандартных элементов	Для блоков тип Hard. С указанием полного наименования и обладателя авторских прав	<i>1STSilicon 25io, 1STSilicon 25sc, ОАО «Ангстрем»</i>
9.3	Используемые модели	Применяемые в процессе проектирования модели от системного до схемотехнического уровня	<i>Модели системного уровня на языках C/C++, модели на Verilog, VHDL, модели Spice</i>
10. Технологический процесс (для блоков Hard)			
10.1	Требования к технологическим процессам	Основные параметры процесса и минимальные размеры	<i>SiGe BiCMOS 0,35 mic</i>
10.2	Предприятия – изготовители кристаллов	Название предприятия, страна, город, время изготовления	<i>СМР, Франция, Гренобль, сентябрь 2008</i>
10.3	Результаты предыдущих разработок, коррекции блока	Описание основных параметров выпускаемых ранее модификаций, причины и суть проведенных коррекций	
11. Поставщик			
11.1	Контактная информация	Юридический и фактический адрес, реквизиты, телефоны	
11.2	Условия поставки	Проект типового договора. Сроки поставки, расчет стоимости, объем сопроводительной документации, гарантии	
11.3	Вопросы интеллектуальной собственности	Наличие патентов и лицензий	
12	Дополнительная информация		

Предлагаемый перечень параметров составлен на основе монографии «Управление техническим уровнем высокоинтегрированных электронных систем» Под редакцией П. Мальцева. 2014.

Примечание:

**В ячейках приведены примеры заполнения (текст, выделенный курсивом)*